



# 布尔代数与逻辑电路

# 组合逻辑及其应用

主讲教师：刘辉



一、组合逻辑电路的特点

二、译码器

三、选择器

# 一、组合逻辑电路的特点

## 1.无记忆功能

电路的输出只决定于该电路当前输入信号的状态，与电路的以前状态（以前的输入或操作过程）无关。

## 2.基本构成

三种基本门电路（与门、或门、非门），复合门电路。

# 一、组合逻辑电路的特点

## 3.复合门

由基本门构成

与非门：与门+非门，

或非门：或门+非门，  $F = \overline{A+B}$

思考：或非门的逻辑图  $F = \overline{A+B}$



## 二、译码器

### 1.功能

把一组输入的代码组合转换（译码或翻译）成相应的输出控制信号。

### 2.输入输出信号的数量关系

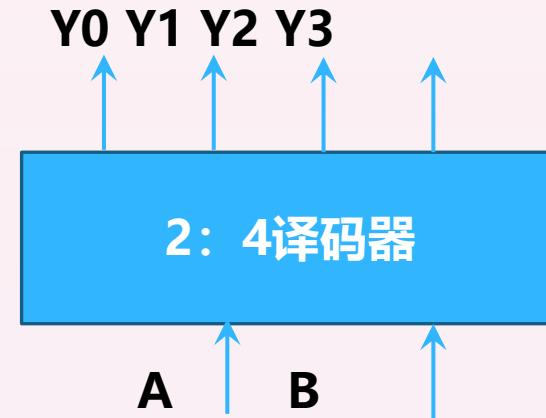
假设输入信号有n个，其输出信号最多有 $2^n$ 个。

## 二、译码器

例：2个输入信号 $\rightarrow 2^2=4$ 种不同的信号组合（分别为：00, 01, 10, 11），这4种不同组合又可以表示4种不同信号，例如可以表示4个房间号0, 1, 2, 3。

简单译码器：

2输入4输出的24译码器



译码器芯片举例：SN74LS138译码器（3输入8输出译码器）。

### 三、选择器

#### 1.选择器

又称多路选择器，或多路开关。

#### 2.功能

由选择信号控制多路输入数据中选择哪一路送到输出端。

#### 3.选择信号与输入数据的数量关系

假设选择信号有n个，其输入数据最多可以有 $2^n$ 个。

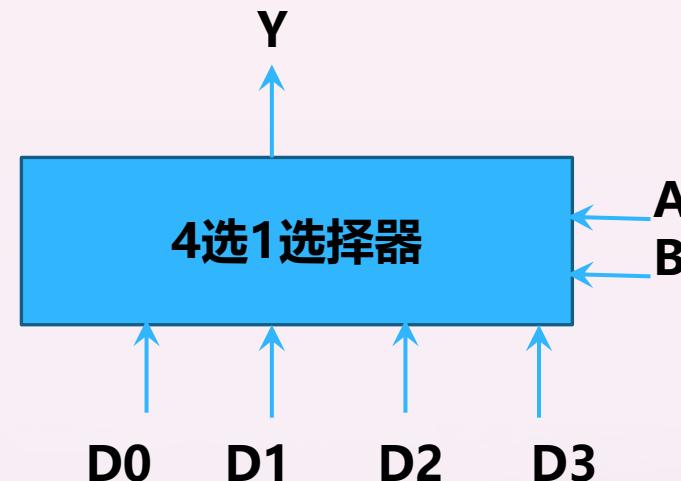
### 三、选择器

例：选择信号两个A和B，有四种不同组合：00, 01, 10, 11，每种组合可以用于控制4路数据中的一路数据。

常见选择器：

4选1选择器，有2个选择信号

选择器芯片举例：SN74LS257选择器（2选1电路）。



# 小结

- 组合逻辑电路的特点：无记忆功能，主要由各种门电路构成
- 复合门：与非门、或非门
- 译码器：把不同编码组合译码为不同信号
- 选择器：多选一电路

